

Lire toutes les questions avant de commencer et s'assurer que les consignes sont comprises.
Répondre dans les cadres. Écrire au stylo (pas de crayon). Tout document interdit.

syntaxe	action	nzp	codage																
			opcode				arguments												
			F	E	D	C	B	A	9	8	7	6	5	4	3	2	1	0	
NOT DR,SR	$DR \leftarrow \text{not } SR$	*	1	0	0	1		DR		SR				1	1	1	1	1	1
ADD DR,SR1,SR2	$DR \leftarrow SR1 + SR2$	*	0	0	0	1		DR		SR1		0		0	0				SR2
ADD DR,SR1,Imm5	$DR \leftarrow SR1 + \text{SEXT}(\text{Imm5})$	*	0	0	0	1		DR		SR1		1							Imm5
AND DR,SR1,SR2	$DR \leftarrow SR1 \text{ and } SR2$	*	0	1	0	1		DR		SR1		0		0	0				SR2
AND DR,SR1,Imm5	$DR \leftarrow SR1 \text{ and } \text{SEXT}(\text{Imm5})$	*	0	1	0	1		DR		SR1		1							Imm5
LEA DR,label	$DR \leftarrow PC + \text{SEXT}(\text{PCoffset9})$	*	1	1	1	0		DR											PCoffset9
LD DR,label	$DR \leftarrow \text{mem}[PC + \text{SEXT}(\text{PCoffset9})]$	*	0	0	1	0		DR											PCoffset9
ST SR,label	$\text{mem}[PC + \text{SEXT}(\text{PCoffset9})] \leftarrow SR$		0	0	1	1		SR											PCoffset9
LDR DR,BaseR,Offset6	$DR \leftarrow \text{mem}[\text{BaseR} + \text{SEXT}(\text{Offset6})]$	*	0	1	1	0		DR		BaseR									Offset6
STR SR,BaseR,Offset6	$\text{mem}[\text{BaseR} + \text{SEXT}(\text{Offset6})] \leftarrow SR$		0	1	1	1		SR		BaseR									Offset6
BR[n][z][p] label	Si (cond) $PC \leftarrow PC + \text{SEXT}(\text{PCoffset9})$		0	0	0	0		n	z	p									PCoffset9

Question 1. On souhaite réaliser un automate avec entrée E et sortie S qui reconnaît la séquence 0 1 0, c'est-à-dire dont la sortie est à 1 si les trois derniers bits entrés sont successivement 0 puis 1 puis 0. Sinon la sortie est à 0.

- Donner le dessin et la table de vérité complète de ce compteur à l'aide d'un nombre minimal de bascules D edge-triggered.
- Donner les expressions simplifiées des entrées des bascules et de S en fonction de l'entrée E et des sorties des bascules.

Question 2. Donner la forme normale disjonctive correspondant à la fonction qui retourne le bit 1 sur les entrées -1, 2 et 5 codées sur quatre bits en complément à deux puis proposer son expression (pas le circuit) en portes NAND (préfixes).

